PAPER ID-411415

Subject Code: BEE401

Roll No: | | | | | | | | | | | | | |

BTECH
(SEM IV) THEORY EXAMINATION 2023-24
DIGITAL ELECTRONICS

TIME: 3 HRS **M.MARKS: 70**

Note: 1. Attempt all Sections. If require any missing data; then choose suitably.

सभी प्रश्नों के उत्तर दीजिये | किसी प्रश्नों में यदि आव्यस्क डाटा का उल्लेख नहीं हो तो उपयुक्त डाटा स्वतः मानकर हल करे|

SECTION A

1. Attempt *all* questions in brief. **2 x 7 = 14**

a.	Convert decimal number 37 to its binary equivalent. दशमलव संख्या 37 को उसके बाइनरी समकक्ष में बदलें।
b.	Explain Universal Gates. यूनिवर्सल गेट्स को समझाइये।
c.	What do you mean by a combinational circuit? संयोजन परिपथ से आप क्या समझते हैं?
d.	What is meant by a half adder? अर्ध योजक से क्या तात्पर्य है?
e.	Write advantages and disadvantages of ECL Family. ईसीएल परिवार के फायदे और नुकसान लिखें/
f.	What is meant by Fan in and Fan out? फैन इन और फैन आउट का क्या मतलब है?
g.	What are the advantages of CMOS logic family? CMOS लॉजिक परिवार के क्या फायदे हैं?

SECTION B

2. Attempt any *three* of the following: **7 x 3 = 21**

a.	Simplify the Logical Expression तार्किक अभिव्यक्ति को सरल बनाएं $F(A,B,C,D)=\sum m(1,3,7,11,15) + d(0,2,5)$
b.	Draw and explain the design of 32:1 MUX using 8:1 MUX and 4:1 Mux. 8:1 MUX और 4:1 Mux का उपयोग करके 32:1 MUX का डिज़ाइन बनाएं और समझाएं।
c.	For clocked JK flip-flop write the state table, draw the state diagram and state equation. क्लॉक्ड जेके फ्लिप-फ्लॉप के लिए स्टेट तालिका लिखें, स्टेट आरेख और स्टेट समीकरण बनाएं।
d.	Explain briefly the operation of TTL NAND gate in tri state output configuration. ट्राई स्टेट आउटपुट कॉन्फ़िगरेशन में टीटीएल NAND गेट के संचालन को संक्षेप में समझाएं।
e.	Implement a 3-input NOR Gate using CMOS and DTL logic families. Also Explain the working in both cases. CMOS और DTL लॉजिक परिवारों का उपयोग करके 3-इनपुट NOR गेट लागू करें। दोनों मामलों में कार्यप्रणाली भी स्पष्ट करें।

SECTION C

3. Attempt any *one* part of the following: **7 x 1 = 7**

a.	Convert the following expressions into their standard POS form निम्नलिखित अभिव्यक्तियों को उनके मानक पीओएस रूप में परिवर्तित करें (i) AB +AC+BC (ii) A +BC+ ABC

QP24EP2_290 | 21-Aug-2024 1:58:23 PM | 117.55.242.132

QP24EP2_290 | 21-Aug-2024 1:58:23 PM | 117.55.242.132

PAPER ID-411415

Roll No: | | | | | | | | | | | | | |

BTECH
(SEM IV) THEORY EXAMINATION 2023-24
DIGITAL ELECTRONICS

TIME: 3 HRS **M.MARKS: 70**

	b.	A logical expression in the standard SOP form is as $Y = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C$ Minimize it using K-Map मानक एसओपी फॉर्म में एक तार्किक अभिव्यक्ति इस प्रकार है $Y = \bar{A}\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}BC + A\bar{B}C$ K-मैप का उपयोग करके इसे छोटा करें

4. Attempt any *one* part of the following: 7 x 1 = 7

	a.	Sketch the flow chart showing algorithm for performing subtraction using Adder. ऐडर का उपयोग करके घटाने के लिए एल्गोरिदम दिखाने वाले फ्लो चार्ट को स्केच करें।
	b.	Implement the following expression using a multiplexer: मल्टीप्लेक्सर का उपयोग करके निम्नलिखित अभिव्यक्ति को कार्यान्वित करें: F(A,B,C,D) = ∑m (0,2,3,6,8,11,12,14)

5. Attempt any *one* part of the following: 7 x 1 = 7

	a.	Explain the working of Master-Slave JK Flip-Flop with the help of logic diagram. लॉजिक डायग्राम की मदद से मास्टर-स्लेव JK फ्लिप-फ्लॉप की कार्यप्रणाली को समझाएं।
	b.	Explain modes of operation of shift register. And state various applications of shift registers. शिफ्ट रजिस्टर के संचालन के तरीकों की व्याख्या करें। और शिफ्ट रजिस्टर के विभिन्न अनुप्रयोग बताएं।

6. Attempt any *one* part of the following: 7 x 1 = 7

	a.	Compare the performance of TTL, CMOS and ECL logic. टीटीएल, सीएमओएस और ईसीएल लॉजिक के प्रदर्शन की तुलना करें।
	b.	With the help of neat diagrams explain working of : (i) CMOS NAND gate (ii) CMOS NOR gate. स्वच्छ रेखाचित्रों की सहायता से निम्नलिखित की कार्यप्रणाली समझाइए: (i) CMOS NAND गेट (ii) CMOS NOR गेट

7. Attempt any *one* part of the following: 7 x 1 = 7

	a.	What do you mean by R-2R ladder DAC? Explain working operation od R-2R Ladder DAC. R-2R लैडर DAC से आप क्या समझते हैं? R-2R लैडर DAC के कार्य संचालन की व्याख्या करें।
	b.	What are different types of ADC? Explain operation of dual slope ADC. एडीसी के विभिन्न प्रकार क्या हैं? ड्यूल स्लोप एडीसी के संचालन की व्याख्या करें।

QP24EP2_290 | 21-Aug-2024 1:58:23 PM | 117.55.242.132

QP24EP2_290 | 21-Aug-2024 1:58:23 PM | 117.55.242.132